

超微細配線パターン評価TEG

福岡大学共同開発 SIPOS-TEG SI110X

【背景】

ウエハレベルPKGのRDL、2.1D/2.5D実装用インタポーザの微細配線形成プロセス評価を目的とする評価ツール。

【TEGパターン詳細】

TEG基本仕様
 品名: SIPOS-TEG SI1101
 ・チップサイズ: 6.0mm × 6.0mm
 ・Padサイズ: 160μm角
 ・Padピッチ: 300μm
 ・クシ歯パターンL/S (μm)
 ①2.0/2.0 ②1.7/1.7 ③1.5/1.5
 ④1.2/1.2 ⑤1.0/1.0 ⑥2.0/1.5
 ⑦2.0/1.0 ⑧1.5/1.0
 *クシ歯部長さ: 2.0mm, 1.0mm
 0.5mm
 ・ドットパターン(円、四角)
 2.0μm, 1.7μm, 1.5μm,
 1.2μm, 1.0μm
 ・配線パターン(縦、横)
 2.0μm, 1.7μm, 1.5μm,
 1.2μm, 1.0μm

SIPOS-TEG SI1101 Chip全体図

SIPOS-TEG SI1101
 微細配線形成プロセス評価用パターン

TEG基本仕様
 品名: SIPOS-TEG SI1102
 ・チップサイズ: 6.0mm × 6.0mm
 ・Padサイズ: 160μm角
 ・Padピッチ: 300μm
 ・クシ歯パターンL/S (μm)
 ①1.0/1.0 ②0.8/0.8 ③0.7/0.7
 ④0.6/0.6 ⑤0.5/0.5 ⑥1.0/0.7
 ⑦1.0/0.5 ⑧0.8/0.5
 *クシ歯部長さ: 2.0mm, 1.0mm
 0.5mm
 ・ドットパターン(円、四角)
 1.0μm, 0.8μm, 0.7μm,
 0.6μm, 0.5μm
 ・配線パターン(縦、横)
 1.0μm, 0.8μm, 0.7μm,
 0.6μm, 0.5μm

SIPOS-TEG SI1102 Chip全体図

SIPOS-TEG SI1102
 微細配線形成プロセス評価用パターン

* SI1101配線形成プロセス検討状況

L/S=1.5/1.5μm L/S=1.2/1.2μm L/S=1.0/1.0μm

Cu etching

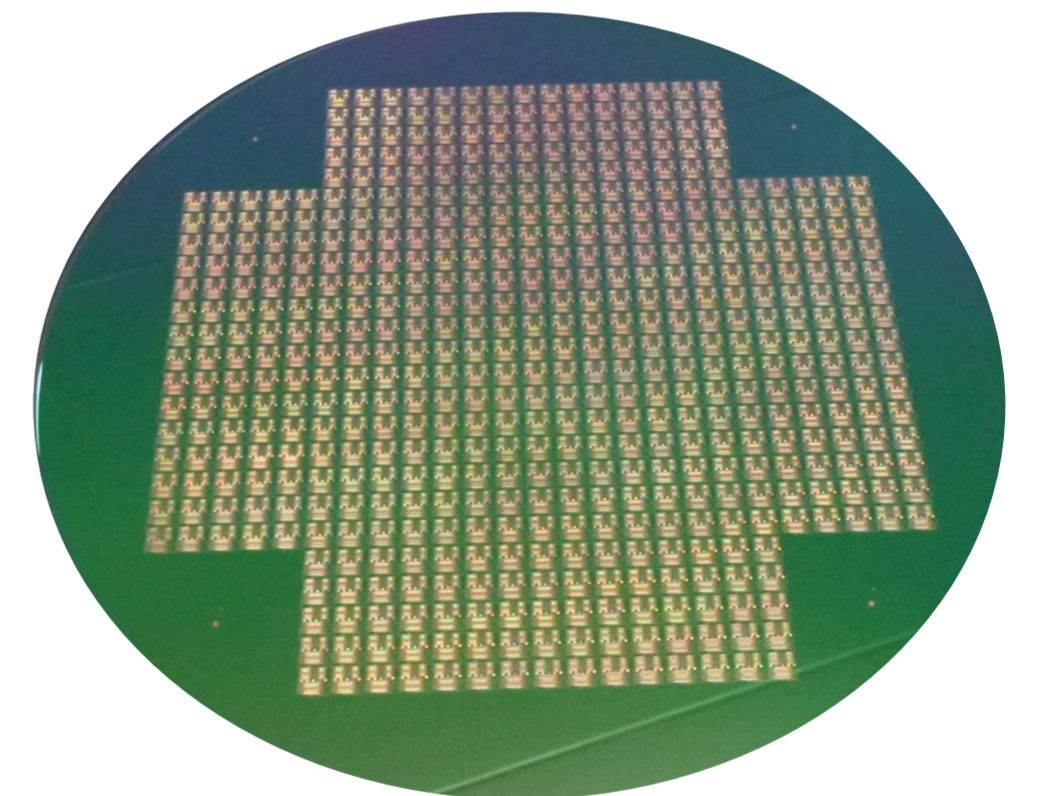
Ti etching

Seed etching

L/S=1.5/1.5μm L/S=1.2/1.2μm L/S=1.0/1.0μm

シードエッチング後 L/S測定結果

Unit: μm	L/S=1.5/1.5		L/S=1.2/1.2		L/S=1.0/1.0	
	L	S	L	S	L	S
剥離後	1.47	1.44	1.16	1.16	0.97	0.97
エッチング後	1.04	1.91	0.75	1.61	0.54	1.41
エッチング量	-0.43	0.47	-0.41	0.45	-0.43	0.44
片側エッチング量	-0.22	0.23	-0.20	0.22	-0.21	0.22
Height	1.98		1.85		1.78	



SIPOS SI1101 Wafer

【HAST評価再配線パターン】

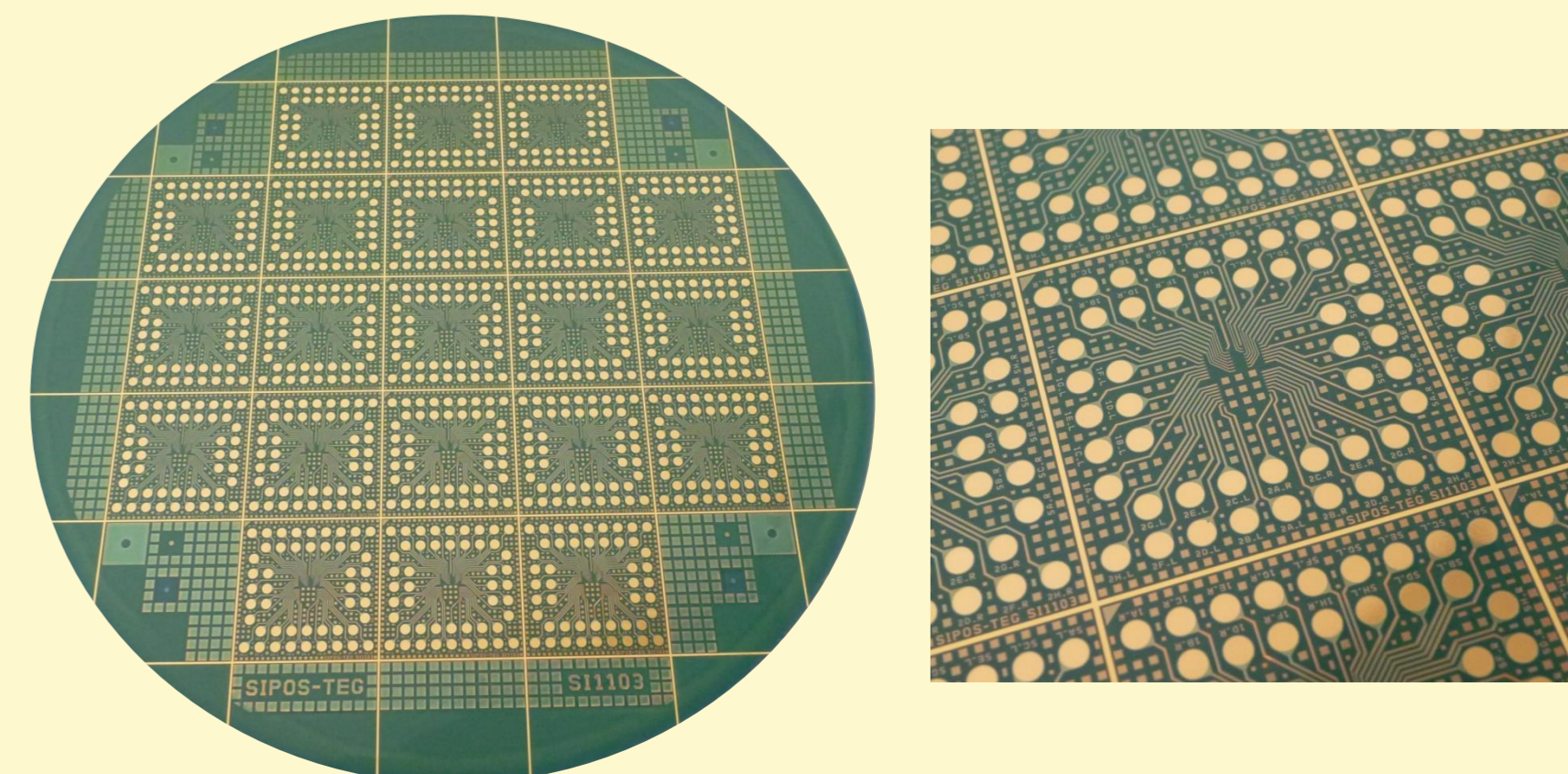
測定端子Φ2.2mm (SR開口Φ2.0)

Via径80μm (ランド径160μm)

SIPOS TEG_SI1101 or SI1102(6mm × 6mm)

TEG接続部拡大

- 品名: SIPOS-TEG SI1103
 ・PKGサイズ: 30.0mm × 30.0mm
 ・測定端子サイズ: Φ2.2mm(SR開口Φ2.0mm)
 ・測定端子ピッチ: 3.2mm
 ・測定端子数: 48端子
 ・Via径: Φ80μm(ランド径Φ160μm)
 ・最小L/S: 100μm/100μm
 ・端子表面処理: Ni/Auめっき



SIPOS SI1103 Wafer

基板外形図(個片化後)

SIPOS-TEG SI1103
 層間絶縁性評価用引き出し配線