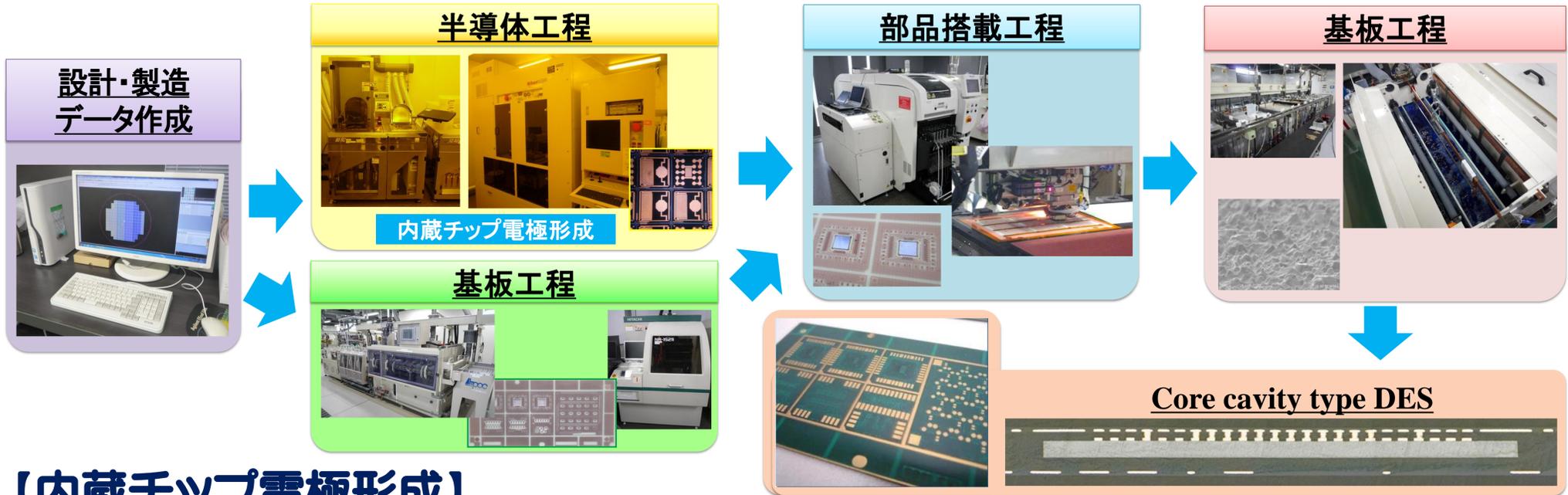


無電解めっき法による 内蔵チップ電極形成技術

【背景・目的】

三次元半導体研究センター・福岡大学半導体実装研究所では部品内蔵基板技術をベースにICチップ、受動部品を配線形成と同時に銅めっき接続して内蔵する製造技術・基板構造 (Device embedded module : DES)の研究開発・評価を行っている。ICチップを銅めっきによって接続するためには半導体工程を用いて電極表面が銅もしくは基板工程に耐食性のある電極に変える必要がある。従来のフォトリソ工程が必要となるCuポスト形成に変わるマスクレスで内蔵チップ電極を形成する技術(Laser buffer metal : LBM)の研究開発結果を紹介する。



【内蔵チップ電極形成】

従来技術Cuポスト形成	新LBM技術
<ol style="list-style-type: none"> 1. Ti/Cuスパッタリング 2. 感光性レジスト塗布 3. 露光 4. 現像 5. 電解銅めっき 6. レジスト剥離 7. シードエッチング 	<ol style="list-style-type: none"> 1. Al電極上へ選択的にLBM形成 <ul style="list-style-type: none"> • Pad size : 50μm □以上 • Pad pitch : 100μm以上 • Al pad thickness : 0.7μm以上 • Ni or Ni/Au UBM thickness: 3.0μm以上 • Electroless Cu thickness: 1.0μm以上 • Wafer size : No matter

【LBM特性】

